

DIALOG(R)File 347:JAPIO  
(c) 2005 JPO & JAPIO. All rts. reserv.

06006893      **\*\*Image available\*\***

# SOLID-STATE IMAGE PICKUP DEVICE AND ITS MANUFACTURE

PUB. NO.: 10-289993 [JP 10289993 A]  
PUBLISHED: October 27, 1998 (19981027)  
INVENTOR(s): YAMANE JUNJI  
APPLICANT(s): SONY CORP [000218] (A Japanese Company or Corporation), JP

(Japan)

APPL. NO.: 09-097654 [JP 9797654]

**FILED:** April 15, 1997 (19970415)

**INTL CLASS:** [6] H01L-027/146; H04N-005/335

**JAPIO CLASS: 42.2 (ELECTRONICS -- Solid State Components); 44.6 (COMMUNICATION -- Television)**

**JAPIO KEYWORD:R097 (ELECTRONIC MATERIALS -- Metal Oxide Semiconductors,**

MOS); R098 (ELECTRONIC MATERIALS -- Charge

## Transfer Elements,

CCD & BBD); R100 (ELECTRONIC MATERIALS -- Ion

**Implantation)**

## ABSTRACT

**PROBLEM TO BE SOLVED:** To obtain a solid-state image pickup device, wherein photosensitivity and linearity of a picture element MOS transistor are improved by a relatively simple method, and fixed pattern noise is removed by eliminating dispersion.

**SOLUTION:** In the solid-state image pickup device, a picture element image sensing element consisting of an MOS transistor is arranged in a matrix form on a plane, and signal electric charge corresponding to electric charge stored by photoelectric conversion function below a gate electrode of the MOS transistor is read by a signal electric charge read function one by one by a source follower operation. In the process, a drain region 5 of a MOS transistor is provided extending to a part below the gate electrode 1, and a sensor well 3 is narrowed to the side of a source region 4.

**BEST AVAILABLE COPY**

特開平10-289993

(43) 公開日 平成10年(1998)10月27日

(51) Int. Cl. <sup>6</sup>  
H01L 27/146  
H04N 5/335

識別記号

F I

H01L 27/14

A

H04N 5/335

U

E

審査請求 未請求 請求項の数 4 O L (全 6 頁)

(21) 出願番号 特願平9-97654

(22) 出願日 平成 9 年(1997) 4 月15日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川 6 丁目 7 番35号

(72) 発明者 山根 淳二

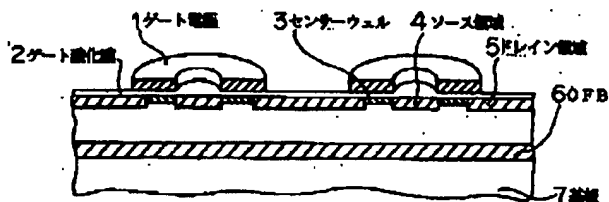
東京都品川区北品川 6 丁目 7 番35号 ソニ  
ー株式会社内

(54) 【発明の名称】 固体撮像装置とその製造方法

(57) 【要約】

【課題】 比較的簡単な方法で、画素MOSトランジスタの受光感度やリニアリティを向上し、さらにばらつきをなくして固定パターンノイズを除去した固体撮像装置を実現することを課題とする。

【解決手段】 MOSトランジスタからなる画素撮像素子をマトリクス状に平面上に配列し、光電変換機能によってこのMOSトランジスタのゲート電極下に蓄積された電荷に対応する信号電荷を信号電荷読み出し機能によってソースフォロワ動作で順次読み出す固体撮像装置において、このMOSトランジスタのドレイン領域5をゲート電極1下の一部まで延在して設け、センサウェル3をソース領域4側に狭めるようにする。



BEST AVAILABLE COPY

## 【特許請求の範囲】

【請求項1】 光電変換機能と信号電荷読み出し機能を有する複数の画素撮像素子をマトリクス状に平面上に配列し、光電変換機能によってこの画素撮像素子に蓄積された電荷に対応する信号を信号電荷読み出し機能によって順次読み出す固体撮像装置において、

前記画素撮像素子はMOSトランジスタを具備し、このMOSトランジスタは第1導電型の半導体基板と、この半導体基板の表面領域に互いに離れて形成された第2導電型のソース領域およびドレイン領域と、このソース領域とドレイン領域の間の基板表面上に絶縁膜を介して設けられたゲート電極とを有し、前記ドレイン領域は前記ゲート電極下の一部まで延在して設けられていることを特徴とする固体撮像装置。

【請求項2】 前記ゲート電極は円環形状を有し、前記ソース領域は前記円環状ゲート電極の内部円の下方向の前記半導体基板の表面領域に設けられ、前記ドレイン領域は前記円環状ゲート電極の外側の下方の前記半導体基板の表面領域に隣接するMOSトランジスタのドレイン領域と一体化して設けられ、

前記ドレイン領域は前記円環状ゲート電極下の外周円の内部まで延在していることを特徴とする請求項1に記載の固体撮像装置。

【請求項3】 請求項2に記載の固体撮像装置の製造方法において、

前記ソース領域とドレイン領域の形成を、前記円環状ゲート電極を加工する際に前記円環状ゲート電極上に設けたレジスト膜を残した状態で前記半導体基板に垂直にイオン注入を行う第1の工程と、前記レジスト膜を残した状態で前記半導体基板の法線に対して所定のティルト角を保ちながらかつ前記半導体基板をイオン注入方向に対して相対的に回転させてイオン注入を行う第2の工程とによって行うことを特徴とする固体撮像装置の製造方法。

【請求項4】 前記ティルト角は少なくとも $25^\circ$ よりは大きく $50^\circ$ よりは小さいことを特徴とする請求項3に記載の固体撮像装置の製造方法。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、固体撮像装置とその製造方法に関し、特に画素固体撮像素子の感度、リニアリティ、ばらつきの改善とそのための製造方法に関する。

【0002】

【従来の技術】 MOSトランジスタやCCD (Charge Coupled Device) を用いた固体撮像素子が撮像用の装置に広く用いられるようになっている。これはMOS反転層に蓄積する電荷を利用し、電荷をアレイ状に転送して平面のイメージを出力するものである。最近では、カラーで1/4型で38万画素のものが製品化されているな

ど、小型、小撮像面積で、多画素のものへと改良が進んできている。

【0003】 ところで、撮像装置が小型で画素数が増えれば増えるほど、さらに白黒からカラーであることが要求されるようになると、単位画素当たりの受光面積が小さくなる方向に進むので、雑音に強い撮像が正しく行われるためには画素光電変換素子の感度を高くすることが要求される。感度を向上するためには、例えば電源電圧を高くする方法があるが、電源電圧を高くすることは消費電力が増えることになるので好ましくない。

【0004】 図8は、従来の増幅型撮像装置の画素固体撮像素子であるMOSトランジスタの断面構成を示す模式図である。図8で1はゲート電極、2はゲート酸化膜、3はセンサーウェル、4はソース、5はドレイン、6はOFB (Over Flow Barrier)、7は半導体基板である。ゲート電極1はリング状に形成され、このリング状ゲート電極1の下に全面に亘って電荷蓄積領域が構成されている。

【0005】 ところで、このような構成の画素MOSトランジスタでのポテンシャル分布は、ゲート電極1の形状や隣り合う画素の影響から、リング状ゲート電極1の中心に対して常に完全な点対称であることは望めず、円周方向の場所によって不均一な分布となって、図9に示すように電荷の集中点10が生まれる。このような不均一があると、微小な電荷が蓄積された状態では、一部の領域のみに電荷が溜まりやすく、このため画素MOSトランジスタの特性が悪化して感度が低下し、リニアリティがなくなる。さらに、この不均一さは画素ごとによっても異なってくるため、その特性も撮像領域内で不均一となり、これが画面上にざらつきのような固定パターンノイズとなって現れる。

【0006】

【発明が解決しようとする課題】 上述のごとく、固体撮像装置は、より小型、軽量、小電力で、かつカラーにも対応することが要求されている。このためには受光部面積が小さくなくても感度が落ちないように、さらに感度の向上が望まれている。また、ポテンシャル分布の不均一がリニアリティの悪化や固定パターンノイズの発生につながる問題も解決されなければならない。

【0007】 本発明は、このような問題を解決して、比較的簡単な方法で、画素MOSトランジスタの受光感度やリニアリティを向上し、かつばらつきをなくして固定パターンノイズを除去した固体撮像装置を実現すること、さらに、そのような固体撮像装置を、従来からある手法を用いて、比較的簡単に製造する方法を提供することを課題とする。

【0008】

【課題を解決するための手段】 上記目的を達成するため、本発明は、光電変換機能と信号電荷読み出し機能を有する複数の画素撮像素子をマトリクス状に平面上に配

列し、光電変換機能によってこの画素撮像素子に蓄積された電荷に対応する信号を信号電荷読み出し機能によって順次読み出す固体撮像装置において、前記画素撮像素子はMOSトランジスタを具備し、このMOSトランジスタは第1導電型の半導体基板と、この半導体基板の表面領域に互いに離れて形成された第2導電型のソース領域およびドレイン領域と、このソース領域とドレイン領域の間の基板表面上に絶縁膜を介して設けられたゲート電極とを有し、前記ドレイン領域は前記ゲート電極下の一部まで延在して設けられていることを特徴とする。

【0009】また、円環状ゲート電極を有する上記の固体撮像装置の製造方法において、前記ソース領域とドレイン領域の形成を、前記円環状ゲート電極を加工する際に前記円環状ゲート電極上に設けたレジスト膜を残した状態で前記半導体基板に垂直にイオン注入を行う第1の工程と、前記レジスト膜を残した状態で前記半導体基板の法線に対して所定のティルト角を保ちながらかつ前記半導体基板をイオン注入方向に対して相対的に回転させてイオン注入を行う第2の工程とによって行うことを特徴とする。

【0010】

【発明の実施の形態】以下、本発明にかかる固体撮像装置を添付図面を参照にして詳細に説明する。図1は本発明が用いられる固体撮像装置の基本回路図を示す。図1において21は垂直シフトレジスタ、22は水平シフトレジスタ、23は垂直信号線、24は映像信号出力線、25は画素固体撮像素子であるMOSトランジスタ、26は受光部である。

【0011】この固体撮像装置の動作を図1に沿って説明する。この固体撮像装置に信号光が入力されると、この固体撮像装置の画素固体撮像素子であるMOSトランジスタ25の光電変換機能が働いて、そのゲート電極の下に光の強さに応じた電荷が蓄積される。図1では光ダイオードのシンボルで示しているが、これがMOSトランジスタ25のゲート下の光電変換機能を有したセンサーウェル部分にあたる。

【0012】このように、光電変換による電荷がゲート下に蓄積された後、垂直シフトレジスタ21と水平シフトレジスタ22に、それぞれYクロック、Hクロックを加え、これによって両レジスタ21、22から発生するパルスでMOSトランジスタ25のスイッチマトリクスを順次操作し、光電変換で蓄積された電荷にたいしてMOSトランジスタ25でソースフォロワ動作を行った時のソース電位の変調量を信号として順番に映像信号出力線24に読み出して行く。これによって光電変換によって生まれた電荷に対応した映像信号を固体撮像素子から出力することができる。

【0013】図1では、ソースからの出力の取り出し形式をソースフォロワの形式にしているが、抵抗の代わりにコンデンサを備えた容量負荷型の動作形式にしてもさ

しつかえない。図2は、本発明の一実施の形態の固体撮像装置の画素固体撮像素子であるMOSトランジスタの構成を示す断面図である。また、図3は、この固体撮像装置上での画素固体撮像素子であるMOSトランジスタの配置を示す平面図である。

【0014】図2および図3において、1はゲート電極、2はゲート酸化膜、3はセンサーウェル、4はソース領域、5はドレイン領域、6はOFB (Over Flow Barrier)、7は半導体基板である。

【0015】図2および図3から明らかなように、固体撮像装置の受光部の画素固体撮像素子となるMOSトランジスタは、リング状の形状を有するゲート電極1と、このゲート電極1のリングの内側の半導体基板の表面領域に設けられるソース領域4と、ゲート電極1のリングの外側の半導体基板の表面領域に設けられるドレイン領域5とから構成されており、このように構成された画素固体撮像素子が格子状に配列されて受光部を形成する。光電変換によって、ゲート電極1の下のセンサーウェルに蓄積された信号電荷は、MOSトランジスタのソースフォロワプリアンプを駆動し、電荷に応じた信号がソース領域4から垂直信号線に出力される。OFB6は蓄積された信号電荷を掃き出すための機能を有するものである。

【0016】図2に示す本発明の実施の形態の画素MOSトランジスタが、図8に示す従来例のそれと異なるのは、ドレイン領域5の形状であって、図8に示す従来例の場合はこのドレイン領域5がゲート電極1のドレイン端である外周円の直下までで終わっているのに対して、図2でのドレイン領域5はゲート電極1の下にまで伸びていて、これにより、電荷蓄積領域であるセンサーウェル3がその分だけ狭められていることである。

【0017】このような画素MOSトランジスタは、そのゲート2の下で光電変換し、この部分に蓄積された電荷によって、容量負荷動作またはソースフォロワ動作を行った時のソース電位の変調を信号として読み出しており、このような動作原理の基では、ゲート2下で光電変換された時の電荷の大きさが同じであっても、電荷が蓄積される蓄積位置がソース領域4に近ければ近い程、また表面チャネルに近ければ近いほど、ソース電位すなわち出力に対する影響が大きくなって感度が向上する。

【0018】また、電荷蓄積領域であるセンサーウェル3が狭ければ狭いほど、微小な電荷が局所的に溜まる領域が小さくなって、その結果、電荷の蓄積量に対する画素MOSトランジスタ特性のリニアリティが向上する。さらに、画素MOSトランジスタの素子間のばらつきも少なくなって、そのばらつきによって生じる画面上のざらつき、すなわち、固定ノイズも少なくなる。

【0019】本実施例では図4に示すようにドレイン領域5がゲート電極1下まで伸びているので、電荷蓄積領域がソース領域4側によせられて狭められ、電荷の集中

10も小さくなる。

【0020】したがって、本発明の実施の形態によると、

(1) ゲート電極下の電荷蓄積領域であるセンサーウェルが狭く形成されるために、電荷の蓄積される領域が小さくなるため、微小な電荷であっても全体に均一に分布しやすくなる。

(2) したがって、画素MOSトランジスタの特性で電荷蓄積量に対する出力信号のリニアリティが向上する。

また、各画素相互間のばらつきも低減し、画面上でのざらつきとなって表れる固定パターンノイズが減少する。

(3) 一方、センサーウェルが狭くかつ画素MOSトランジスタのソース領域4より形成されることで、電荷の蓄積位置をソース領域4に近付けることになり、これによって蓄積電荷に対する出力の変調度が増加し、感度を向上させることができる。

【0021】図5および図6に、本実施の形態の画素MOSトランジスタのソース領域4、ドレイン領域5を形成する工程を説明する。図5のように、画素MOSトランジスタのリング状ゲート電極1を加工するためのレジストマスク8をそのまま残した状態で、ソース領域4、ドレイン領域5をシリコン基板への垂直なイオン注入によって形成する。この工程は従来のそれと同じである。

【0022】次に図6に示すように、シリコン基板に対して一定の入射角 $\theta$ で全方位からさらにイオン注入を追加する。これにより、ドレイン側ではリング状ゲート電極1の下側までイオンが注入され、ドレイン領域5が広がり、センサーウェル3は狭められる。一方、リング状ゲート電極1内のソース領域4では、直径が小さいために、レジストマスク8の影になってイオンはシリコン基板に到達せず、イオンは注入されない。

【0023】図7は、この傾斜型イオン注入での入射角の許容範囲の説明図であり、注入イオンの入射角 $\theta$ 、レジストの高さ $h$ 、ゲート電極のリングの内径すなわちソース直径 $d$ 、画素間の距離 $l$ の相互の関係を示している。

【0024】この場合の注入イオンの入射角 $\theta$ （法線に対してイオンビームのなすティルト角の補角）は $45^\circ$ 前後の値である。現実的な大きさを考えると、レジスト高さ $h$ が $1.8\mu\text{m}$ 程度、ソース直径 $d$ が $0.9\mu\text{m}$ 程度である。画素間の距離すなわちドレイン部の幅 $l$ は場合によってはかなり広くも取れるものの、実用的な値として $2.0\mu\text{m}$ とする。これらの大きさを元に、ドレイン領域5ではイオン注入が可能で、ソース領域4ではイオン注入が不可能である条件を求めると、

$$\arctan(h/d) > \theta > \arctan(h/l) \\ \arctan(1.8/0.9) > \theta > \arctan(1.8/2.0)$$

となり、 $65^\circ > \theta > 40^\circ$ 程度、ティルト角でいうと $25^\circ$ から $50^\circ$ までの間が実用の範囲と考えられる。

【0025】このような工程を採用すると、比較的簡単に従来からの手法を用いて、ドレイン領域5をゲート電極1の下まで延長することが可能になる。この結果、電荷蓄積領域を狭めることになって、電荷の蓄積の分布をソース領域4に近付けてかつ均一にすることができ、その結果、画素MOSトランジスタのリニアリティと感度を改善し、画素間のばらつきを少なくすることができ

る。

【0026】

【発明の効果】以上説明したように本発明は、光電変換機能と信号電荷読み出し機能を有する複数のMOSトランジスタからなる画素撮像素子をマトリクス状に平面上に配列し、光電変換機能によってこのMOSトランジスタのゲート電極下に蓄積された電荷に対応する信号電荷を信号電荷読み出し機能によって容量負荷動作またはソースフォロウ動作で、このMOSトランジスタソースから順次読み出す固体撮像装置において、このMOSトランジスタのドレイン領域はゲート電極下の一部まで延在して設けられている。これによって、ゲート電極下の電荷蓄積領域であるセンサーウェルを狭く形成でき、このため微小な電荷であっても電荷蓄積領域全体に均一に分布しやすくなる。その結果、画素MOSトランジスタの電荷蓄積量に対する出力信号のリニアリティが向上し、画素相互間のばらつきも低減し、画面上でのざらつきとなって表れる固定パターンノイズが減少する。さらに、センサーウェルが狭くかつ画素MOSトランジスタのソース領域に近く形成されることで、電荷の蓄積位置をソース領域に近付けることになり、蓄積電荷に対する出力の変調度が増加し、感度が向上する。

【0027】また、円環状のゲート電極を有するMOSトランジスタを画素固体撮像素子とするこのような固体撮像装置を製造する方法として、本発明では、ソース領域とドレイン領域の形成を円環状ゲート電極を加工する際のレジスト膜を残した状態で半導体基板に垂直にイオン注入を行う第1の工程と、半導体基板の法線に対して所定のティルト角を保ち、かつ半導体基板をイオン注入方向に対して相対的に回転させながらイオン注入を行う第2の工程によって行う。これにより、従来から確立されている手法を用いた工程によって、比較的簡単にドレイン領域をゲート電極の下まで延長することができ、この結果、電荷蓄積領域を狭めることになって、電荷の蓄積の分布をソース領域に近付けて均一にすることができ、リニアリティと感度が優れ、画素間のばらつきの小さい画素MOSトランジスタを有する固体撮像装置を製造できる。

【図面の簡単な説明】

【図1】本発明が用いられる固体撮像装置の基本回路図。

【図2】本発明の一実施の形態の固体撮像装置の画素固体撮像素子である画素MOSトランジスタの構成を示す

断面図。

【図3】図2に示す実施の形態の画素MOSトランジスタの配置を示す平面図。

【図4】図2に示す実施の形態の画素MOSトランジスタでのゲート下の電荷の集中を示す模式図。

【図5】図2に示す実施の形態の画素MOSトランジスタのソース領域、ドレイン領域を形成する工程の説明図。

【図6】図2に示す実施の形態の画素MOSトランジスタのソース領域、ドレイン領域を形成する工程の説明図 (続き)。

【図7】図6の工程で行われる傾斜型イオン注入の傾斜

角許容範囲の説明図。

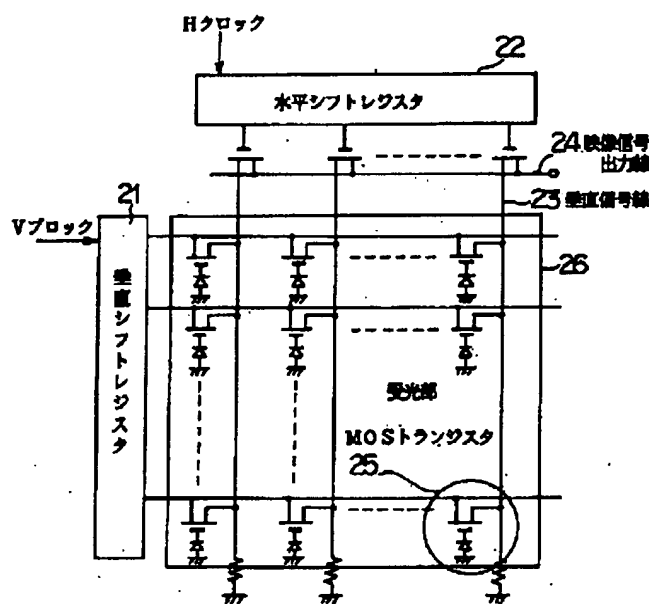
【図8】従来の増幅型撮像装置の画素固体撮像素子であるMOSトランジスタの構成を示す断面図。

【図9】従来の画素MOSトランジスタでのゲート下の電荷の集中を示す模式図。

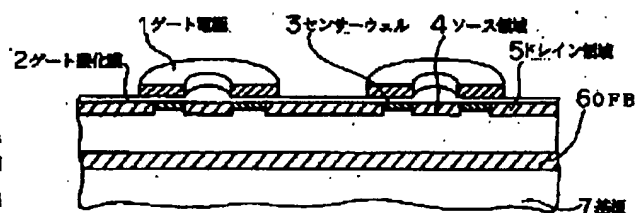
【符号の説明】

1…ゲート電極、2…ゲート酸化膜、3…センサーウェル、4…ソース領域、5…ドレイン領域、6…OFB、7…半導体基板、8…レジストマスク、10…電荷の集中点、21…垂直シフトレジスタ、22…水平シフトレジスタ、23…垂直信号線、24…映像信号出力線、25…MOSトランジスタ、26…受光部。

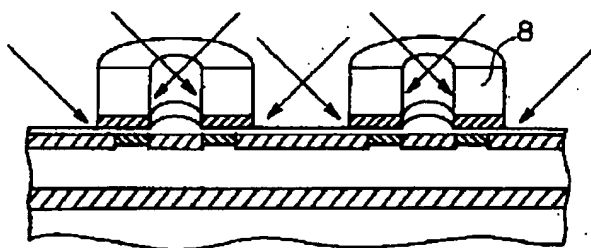
【図1】



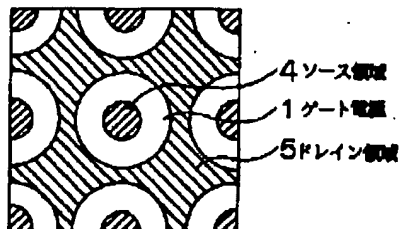
【図2】



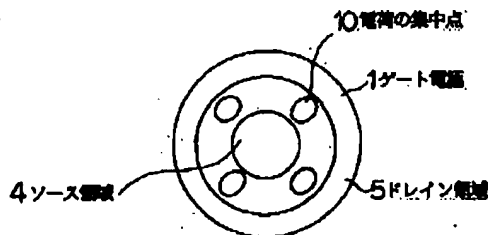
【図6】



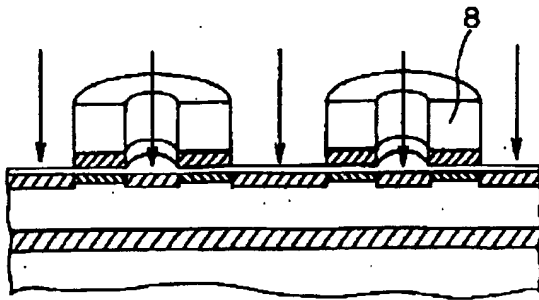
【図3】



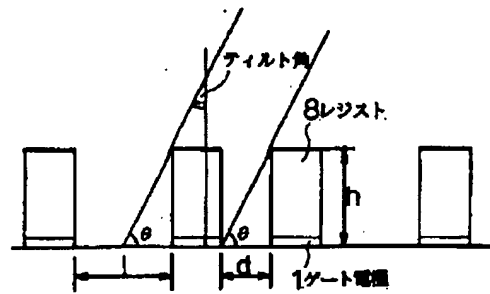
【図4】



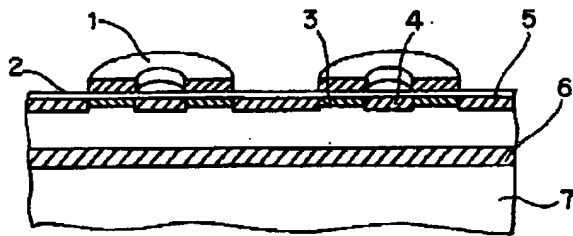
【図5】



【図7】



【図8】



【図9】

